

PAT-NO: JP408320502A  
DOCUMENT-IDENTIFIER: JP 08320502 A  
TITLE: METHOD FOR INSPECTING LIQUID CRYSTAL  
PANEL  
PUBN-DATE: December 3, 1996

INVENTOR-INFORMATION:

NAME  
KOSHIMIZU, TORU  
OGAWA, TETSU

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP07125211

APPL-DATE: May 24, 1995

INT-CL (IPC): G02F001/136, G02F001/13 , H01L029/786

ABSTRACT:

PURPOSE: To provide a method for inspecting a liquid crystal panel capable of inspecting the fault of the liquid crystal panel failing to be completely removed of a short circuit wiring.

CONSTITUTION: The display signal to be supplied to signal lines, the counter signal to be supplied to a counter electrode and the ON power-supply voltage and OFF power-supply voltage of scanning signals are kept constant for the liquid crystal panel from which the short circuit wiring is completely removed. The two scanning lines are shorted by the short circuit

wiring. The ON power source current  $I_g(H)0$  of the time the luminance change  $\Delta T0$  of the threshold for the normal/defective condition of the wire condition is induced in the liquid crystal panel by lowering the ON power source current of the scanning signal is measured. The OFF power source current  $I_g(L)0$  of the time the luminance change  $\Delta T0$  is induced by lowering the OFF power source current of the scanning signal is measured. The liquid crystal panel is cracked by using the ON power source current  $I_g(H)0$  and OFF power source current  $I_g(L)0$  obtd. by the measurement as reference and the respective liquid crystal panels subjected the chamfering are inspected.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-320502

(43)公開日 平成8年(1996)12月3日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
	1 0 1		1/13	1 0 1
H 0 1 L 29/786			H 0 1 L 29/78	6 2 4

審査請求 未請求 請求項の数1 O L (全 6 頁)

(21)出願番号 特願平7-125211

(22)出願日 平成7年(1995)5月24日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 奥水 透

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 小川 鉄

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

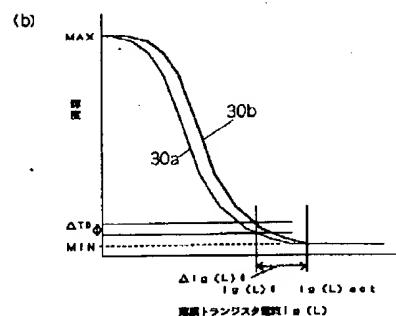
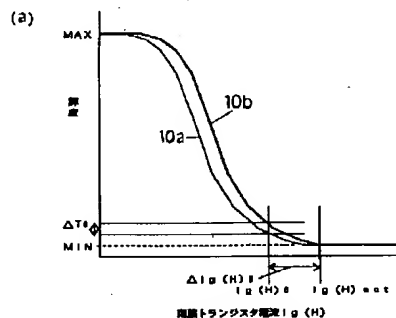
(74)代理人 弁理士 松田 正道

(54)【発明の名称】 液晶パネルの検査方法

(57)【要約】

【目的】 ショート配線が完全に除去されなかった液晶パネルの不具合を検出する事が出来る、液晶パネルの検査方法を提供すること。

【構成】 ショート配線が完全に除去された液晶パネルに対し、信号線に供給する表示信号 $V_s$ 、対向電極に供給する対向信号 $V_c$ 、走査信号のON電源電圧 $V_g(H)$ 及びOFF電源電圧 $V_g(L)$ を一定とし、走査線の2本をショート配線により短絡する。走査信号のON電源電流を低下させて、前記液晶パネルに線状の良否判断限界の輝度変化 $\Delta T_0$ を生じさせる時のON電源電流 $I_g(H)_0$ を測定し、走査信号のOFF電源電流を低下させて、輝度変化 $\Delta T_0$ を生じさせる時のOFF電源電流 $I_g(L)_0$ を測定する。測定により得られたON電源電流 $I_g(H)_0$ 及びOFF電源電流 $I_g(L)_0$ を基準に用いて、液晶パネル部材が割断され、面取りされた各液晶パネルを検査する。



## 【特許請求の範囲】

【請求項1】 XYマトリクス状に配された走査線及び信号線により区画された領域である単位画素群を一主面上に形成している第1の基板と、前記走査線に接続され前記単位画素群の各単位画素を構成する薄膜トランジスタと、前記信号線に接続され前記薄膜トランジスタと電気的に接続されている画素電極と、前記単位画素群と対向する対向電極を形成している第2の基板と、前記第1の基板及び前記第2の基板との対向間隙内に封入されている液晶と、前記走査線群又は前記信号線群を電気的に短絡させるショート配線とを備えた複数の液晶パネルからなる液晶パネル部材について、

予め、前記ショート配線が完全に除去された1つの前記液晶パネルに対して、前記信号線に供給する表示信号 $V_s$ 、前記対向電極に供給する対向信号 $V_c$ 、前記走査線を介して前記薄膜トランジスタに供給する走査信号のON電源電圧 $V_g(H)$ 及びその走査信号のOFF電源電圧 $V_g(L)$ を一定とし、前記走査線の2本をショート配線により短絡し、前記走査信号のON電源電流を低下させて、前記液晶パネルに線状の良否判断限界の輝度変化 $\Delta T0$ を生じさせる時のそのON電源電流 $I_g(H)0$ を測定し、前記走査信号のOFF電源電流を低下させて、前記輝度変化 $\Delta T0$ を生じさせる時のそのOFF電源電流 $I_g(L)0$ を測定し、前記測定により得られた前記走査信号のON電源電流 $I_g(H)0$ 及びOFF電源電流 $I_g(L)0$ を基準に用いて、前記液晶パネル部材が割断され、前記第1の基板の端面又は割断面が面取りされた各液晶パネルを検査することを特徴とする液晶パネルの検査方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、薄膜トランジスタを用いた液晶パネルの検査方法に関するものである。

## 【0002】

【従来の技術】近年、液晶パネルは、その応用範囲が広く使用環境は過酷になり、これに対応できるような検査方法により、一層の高性能や高信頼性を確保しなければならなくなっている。

【0003】以下に従来の液晶パネルの検査方法について説明する。

【0004】アクティブマトリクス駆動方式の液晶パネルは一般に、上側ガラス基板と下側半導体集積ガラス基板より構成されている。半導体集積ガラス基板は、マトリクス状に配置された複数の薄膜トランジスタと、それらと電気的に接続された複数の画素電極からなる。各薄膜トランジスタ及びそれと対になる画素電極が、液晶パネルの単位画素を構成する。液晶パネルは、外部選択回路からの走査信号に基づいて単位画素を選択し、そして、その単位画素の液晶に表示信号の電圧を印加することにより画像表示を行う。外部選択回路は、画素電極と

共通電極若しくは前段の走査信号ラインとにより、補助コンデンサを形成している場合もある。

【0005】液晶パネルの製造工程においては、その構成やプロセス上の問題により十分な歩留まりが確保されていない。その典型的な歩留まりの阻害要因としては、線欠陥が挙げられる。線欠陥には、駆動用ICの故障、断線又は静電気等により発生する。特に、静電気によるTFT特性の劣化で発生する線欠陥は、基本的にリペア不可能であり重要な課題となっている。

【0006】このような静電気による線欠陥を防止する一般的な方法として、ショート配線により全信号配線を短絡する方法がある。この短絡により電気容量を大きくすることで、配線1本に対するダメージを分散させることができる。このショート配線は、画像検査工程の直前で除去される。除去方法としては、エッチング等の化学反応を利用する方法と配線パターンを機械的に削り取る方法がある。一般的には、作業性等の面から後者が選択される。この場合、ショート配線を基板端面又は割断面近くに配置すれば、端面の面取り作業によりそのショート配線を除去することができる。通常、面取り量は、基板端面又は割断面からの距離で規定される。しかし、基板サイズ、パターン又は割断位置のバラツキ等により、必要十分量を精度良く面取りする事が困難である。そのため、ショート配線が完全に除去されず、配線間ショートが発生する。

【0007】図3は、アクティブマトリクス駆動方式の液晶パネルのガラス基板の割断前の模式的配置図である。1は表示部である。2は単位画素に対する表示信号ラインであり、表示部周辺に駆動用ICを実装する端子を有する。3は単位画素に対する走査信号ラインであり、表示部周辺に駆動用ICを実装する端子を有する。4はショート配線であり、静電気による線欠陥を防止する機能を有する。5は割断位置である。

【0008】図4は、走査信号側のショート配線が完全に除去できない場合の液晶パネルの模式的回路図である。6は単位画素の薄膜トランジスタであり、通常はMISトランジスタが用いられる。7は透明な画素電極である。8は補助コンデンサであり、表示信号の保持機能を有する。9は完全に除去できなかったショート配線である。

【0009】図5は、液晶パネルの各信号のタイミングを簡単に示した図である。 $V_s$ は表示信号である。 $V_c$ は対向信号である。 $V_g$ は走査信号であり、そのON電源電圧を $V_g(H)$ とし、そのOFF電源電圧を $V_g(L)$ とする。各走査線に対する走査信号 $V_g(1, 2, \dots, n)$ は、走査順序の早い画面上部から順番に番号が付与されている。但し、 $V_g(H) > V_g(L)$ とする。ここで、図5で示した各信号の電位のレベルを図6に示しておく。

【0010】図2は、液晶パネルの画面輝度と薄膜トラ

ンジスタ電流との特性を示すグラフである。図2(a)は、走査信号のON電源電流 $I_g(H)$ 側のグラフであり、表示信号 $V_s$ がMAXになる場合の画面輝度がMIN(黒表示)であるノーマリーホワイト方式の状態を示す図である。 $I_g(H)_{act}$ は、実駆動時における液晶パネルの走査信号のON電源電流である。10aは、ショート配線が完全に除去された液晶パネルの立ち上げ初期の特性曲線である。10bは、液晶パネルの立ち上げ初期の特性曲線であるが、図4に示したようにショート配線が完全に除去されていない場合の特性曲線である。この場合、その配線間ショートにおける該当ラインに対する走査信号のON電流 $I_{gon}$ は(数1)となり、10bの特性曲線は、図2(a)のように10aから10bにシフトする。

【0011】

【数1】 $I_{gon} = |I_g(H) - I_g(L)|$

このように従来の液晶パネルの検査方法においては、10aも10bも共に、 $I_g(H)_{act}$ における輝度は、MINと正常な性能を示していた。

【0012】図2(b)は、走査信号のOFF電源電流 $I_g(L)$ 側のグラフであり、表示信号 $V_s$ がMAXになる場合の画面輝度がMIN(黒表示)であるノーマリーホワイト方式の状態を示す図である。 $I_g(L)_{act}$ は、実駆動時における液晶パネルの走査信号のOFF電源電流である。30aは、ショート配線が完全に除去された液晶パネルの立ち上げ初期の特性曲線である。30bは、液晶パネルの立ち上げ初期の特性曲線であるが、図4に示したようにショート配線が完全に除去されていない場合の特性曲線である。この場合、その配線間ショートにおける該当ラインに対する走査信号のOFF電流 $I_{goff}$ は(数2)となり、30bの特性曲線は、図2(b)のように30aから30bにシフトする。

【0013】

【数2】 $I_{goff} = |I_g(L) - I_g(H)|$

このように従来の液晶パネルの検査方法においては、30aも30bも共に、 $I_g(L)_{act}$ における輝度は、MINと正常な性能を示している。

【0014】

【発明が解決しようとする課題】しかしながら、上記従来の液晶パネルの検査方法では、長時間の駆動による特性経時変化により発生する不具合を検出することができないという課題を有していた。

【0015】即ち、図2(a)に示すように、薄膜トランジスタの長時間駆動により特性経時変化が発生した場合、10a及び10bは、それぞれ、20a及び20bにシフトする。この場合、走査信号のON電源電流 $I_g(H)_{act}$ におけるショート配線が完全に除去されなかった液晶パネルの特性曲線20bでは、輝度が良否判断限界の輝度変化 $\Delta T0$ をオーバーしてしまっていた。従

来の液晶パネルの検査方法では、このような画像不良を検出する事ができなかった。

【0016】同様に、図2(b)に示すように、薄膜トランジスタの長時間駆動により特性経時変化が発生した場合、30a及び30bは、それぞれ、40a及び40bにシフトする。この場合、走査信号のOFF電源電流 $I_g(L)_{act}$ におけるショート配線が完全に除去されなかった液晶パネルの特性曲線30bでは、輝度が良否判断限界の輝度変化 $\Delta T0$ をオーバーしてしまっていた。従来の液晶パネルの検査方法では、このような画像不良を検出する事ができなかった。

【0017】本発明は、このような従来技術の課題を考慮し、ショート配線が完全に除去されなかった液晶パネルの不具合を検出する事ができる、液晶パネルの検査方法を提供することを目的とする。

【0018】

【課題を解決するための手段】請求項1の本発明は、XYマトリクス状に配された走査線および信号線により区画された領域である単位画素群を一主面上に形成している第1の基板と、前記走査線に接続され前記単位画素群の各単位画素を構成する薄膜トランジスタと、前記信号線に接続され前記薄膜トランジスタと電気的に接続されている画素電極と、前記単位画素群と対向する対向電極を形成している第2の基板と、前記第1の基板及び前記第2の基板との対向間隙内に封入されている液晶と、前記走査線群又は前記信号線群を電気的に短絡させるショート配線とを備えた複数の液晶パネルからなる液晶パネル部材について、予め、前記ショート配線が完全に除去された1つの前記液晶パネルに対して、前記信号線に供給する表示信号 $V_s$ 、前記対向電極に供給する対向信号 $V_c$ 、前記走査線を介して前記薄膜トランジスタに供給する走査信号のON電源電圧 $V_g(H)$ 及びその走査信号のOFF電源電圧 $V_g(L)$ を一定とし、前記走査線の2本をショート配線により短絡し、前記走査信号のON電源電流を低下させて、前記液晶パネルに線状の良否判断限界の輝度変化 $\Delta T0$ を生じさせる時のそのON電源電流 $I_g(H)0$ を測定し、前記走査信号のOFF電源電流を低下させて、前記輝度変化 $\Delta T0$ を生じさせる時のそのOFF電源電流 $I_g(L)0$ を測定し、前記測定により得られた前記走査信号のON電源電流 $I_g(H)0$ 及びOFF電源電流 $I_g(L)0$ を基準に用いて、前記液晶パネル部材が割断され、前記第1の基板の端面又は割断面が面取りされた各液晶パネルを検査することを特徴とする液晶パネルの検査方法である。

【0019】

【作用】請求項1の本発明では、予め、前記走査信号のON電源電流 $I_g(H)0$ 及びOFF電源電流 $I_g(L)0$ を求める。即ち、前記ショート配線が完全に除去された1つの前記液晶パネルに対して、前記信号線に供給する表示信号 $V_s$ 、前記対向電極に供給する対向信

号Vc、前記走査線を介して前記薄膜トランジスタに供給する走査信号のON電源電圧Vg(H)及びその走査信号のOFF電源電圧Vg(L)を一定とする。そして、前記走査線の2本をショート配線により短絡する。その短絡の後、前記走査信号のON電源電流を低下させて、前記液晶パネルに線状の良否判断限界の輝度変化 $\Delta T0$ を生じさせる時のそのON電源電流Ig(H)0を測定する。また、前記走査信号のOFF電源電流を低下させて、前記輝度変化 $\Delta T0$ を生じさせる時のそのOFF電源電流Ig(L)0を測定する。

【0020】次に、前記測定により得られた前記走査信号のON電源電流Ig(H)0及びOFF電源電流Ig(L)0を基準に用いて、前記液晶パネル部材が割断され、前記第1の基板の端面又は割断面が面取りされた各液晶パネルを検査する。

【0021】

【実施例】以下本発明の一実施例について、図面を参照しながら説明する。

【0022】本発明の液晶パネルの検査方法を実施する一実施例の対象となる液晶パネル部材の構成について説明する。即ち、液晶パネル部材は、XYマトリクス状に配された走査線及び信号線により区画された領域である単位画素群を一主面上に形成している第1の基板と、前記走査線に接続され前記単位画素群の各单位画素を構成する薄膜トランジスタと、前記信号線に接続され前記薄膜トランジスタと電気的に接続されている画素電極と、前記単位画素群と対向する対向電極を形成している第2の基板と、前記第1の基板及び前記第2の基板との対向間隙内に封入されている液晶と、前記走査線群又は前記信号線群を電気的に短絡させるショート配線とを備えている。

【0023】ここで、本実施例の液晶パネル検査方法において、あらかじめ必要となる走査信号のON電源電流及びOFF電源電流の求め方について説明する。図1は、液晶パネルの画面輝度と薄膜トランジスタ電流との特性を示すグラフである。図1(a)は、走査信号のON電源電流Ig(H)側のグラフであり、表示信号VsがMAXになる場合の画面輝度がMIN(黒表示)であるノーマリーホワイト方式の状態を示す図である。Ig(H)actは、実駆動時における液晶パネルの走査信号のON電源電流である。10aは、ショート配線が完全に除去された液晶パネルの立ち上げ初期の特性曲線である。図1(b)は、走査信号のOFF電源電流Ig(L)側のグラフであり、表示信号VsがMAXになる場合の画面輝度がMIN(黒表示)であるノーマリーホワイト方式の状態を示す図である。Ig(L)actは、実駆動時における液晶パネルの走査信号のOFF電源電流である。30aは、ショート配線が完全に除去された液晶パネルの立ち上げ初期の特性曲線である。

【0024】この時、信号線に供給する表示信号Vs、

対向電極に供給する対向信号Vc、走査線を介して薄膜トランジスタに供給する走査信号のON電源電圧Vg(H)及びその走査信号のOFF電源電圧Vg(L)を一定とし、図4に示したように前記走査線の2本を故意にショート配線により短絡する。但し、故意に短絡する前の液晶パネルの状態は、完全にショート配線は除去されていたものとする。

【0025】この短絡により、図1(a)の10aは10bに、図1(b)の30aは30bにシフトする。このシフトした10b及び30bに対して、液晶パネルに線状の良否判定限界の輝度変化 $\Delta T0$ を生じさせるように、それぞれ、実駆動時における走査信号のON電源電流Ig(H)act及びOFF電源電流Ig(L)actを低下させていく。そして、10bの特性曲線と $\Delta T0$ の直線とが交差するIg(H)の値をIg(H)0とし、30bの特性曲線と $\Delta T0$ の直線とが交差するIg(L)の値をIg(L)0とする。

【0026】このようにして求めたIg(H)0及びIg(L)0を前記液晶パネル部材の検査時の走査信号のON電源電流及びOFF電源電流とする。

【0027】なお、図1より、Ig(H)0及びIg(L)0は、それぞれ、(数3)の関係を有する。

【0028】

【数3】

$$Ig(H)0 = Ig(H)act - \Delta Ig(H)0$$

$$Ig(L)0 = Ig(L)act - \Delta Ig(L)0$$

但し、Ig(H)0>0、Ig(L)0>0とする。

【0029】次に、Ig(H)0及びIg(L)0を、それぞれ、前記液晶パネル部材の検査時の走査信号のON電源電流及びOFF電源電流として用いた場合の本実施例の動作について説明する。まず、前記液晶パネル部材を割断し、複数の液晶パネルに分割する。分割された各液晶パネルの第1の基板の端面又は割断面を面取りし、前記ショート配線を除去する。このショート配線の除去作業においては、完全にそのショート配線を除去しきれなかった場合があり、そのために、ショート配線を有する液晶パネルが所定の不良率で発生する。面取りされた各液晶パネルは、前記走査信号のON電源電流Ig(H)0及びOFF電源電流Ig(L)0が基準に用いられ検査される。

【0030】前記走査信号のON電源電流Ig(H)0及びOFF電源電流Ig(L)0について更に詳しく説明する。図1(a)に示すように、Ig(H)0を液晶パネルの検査時の走査信号のON電源電流として用いれば、完全にショート配線が除去された10aについては、Ig(H)0における輝度は、 $\Delta T0$ の直線よりも下に位置しており、この液晶パネルは正常と判定される。ところが、完全にショート配線が除去されなかった10bについては、Ig(H)0における輝度は、 $\Delta T0$ の直線上に位置しており、この液晶パネルは不良と判定され

る。

【0031】図1(b)に示すように、 $I_g(L)0$ を液晶パネルの検査時の走査信号のOFF電源電流として用いれば、完全にショート配線が除去された30aについては、 $I_g(L)0$ における輝度は、 $\Delta T0$ の直線よりも下に位置しており、この液晶パネルは正常と判定される。ところが、完全にショート配線が除去されなかった30bについては、 $I_g(L)0$ における輝度は、 $\Delta T0$ の直線上に位置しており、この液晶パネルは不良と判定される。

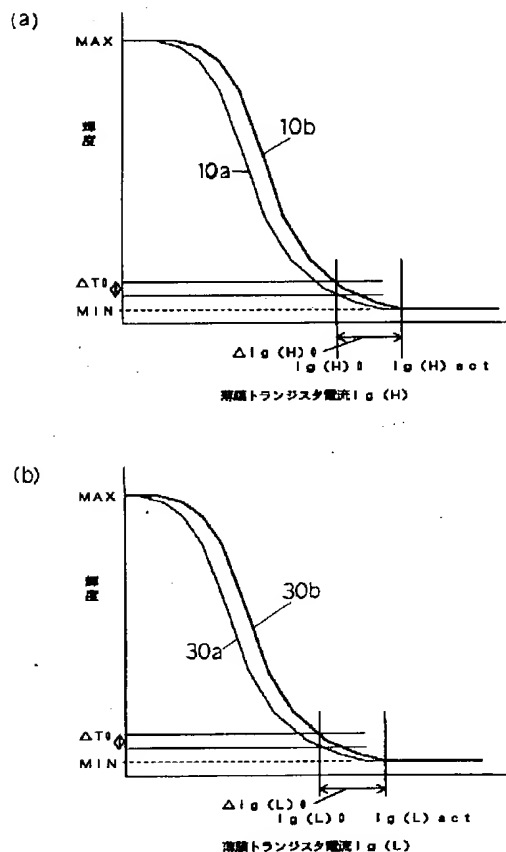
【0032】

【発明の効果】以上のことから明らかなように、本発明では、ショート配線が完全に除去されず、ショート配線を有する液晶パネルを検出することが可能となり、その結果、液晶パネルの長時間駆動による特性経時変化が発生した場合においても、良好な画質を確保することができる効果を有する。

【0033】これによって、市場での液晶パネルの信頼性を著しく向上させる事ができ、本発明の液晶パネルの検査方法は実用的に極めて有用である。

【図面の簡単な説明】

【図1】



【図1】液晶パネルの画面輝度と薄膜トランジスタ電流との特性を示すグラフ

【図2】液晶パネルの画面輝度と薄膜トランジスタ電流との特性を示すグラフ

【図3】アクティブマトリクス駆動方式の液晶パネルのガラス基板の切断前の模式的配置図

【図4】走査信号側のショート配線が完全に除去できない場合の液晶パネルの模式的回路図

【図5】液晶パネルの各信号のタイミングを簡単に示した図

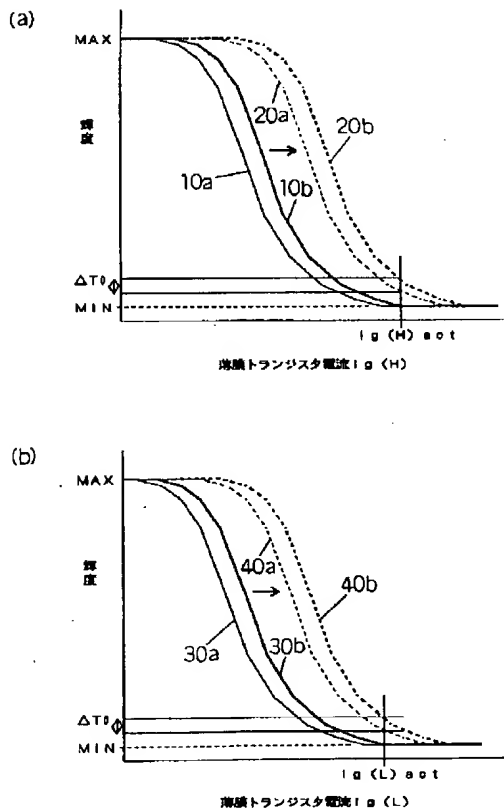
10 た図

【図6】図5で示した各信号の電位のレベルを示す図

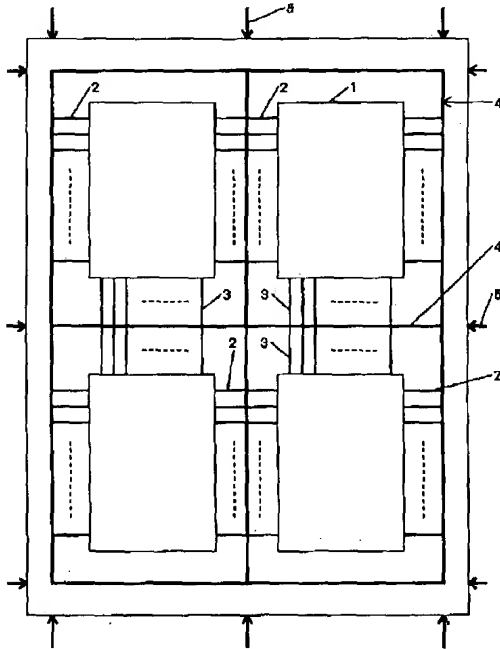
【符号の説明】

- 1 表示部
- 2 表示信号ライン
- 3 走査信号ライン
- 4 ショート配線
- 5 切断位置
- 6 薄膜トランジスタ
- 7 画素電極
- 20 補助コンデンサ
- 9 完全に除去されないショート配線

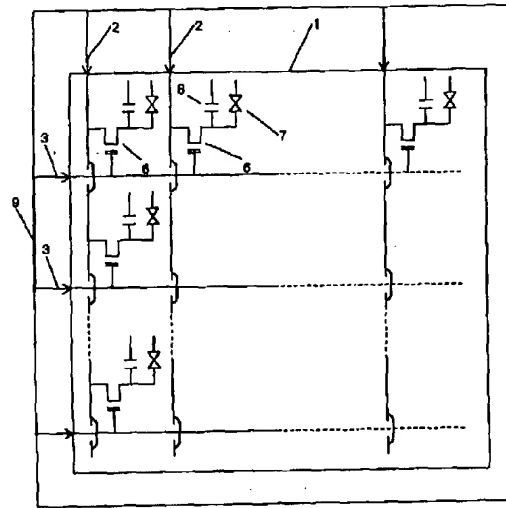
【図2】



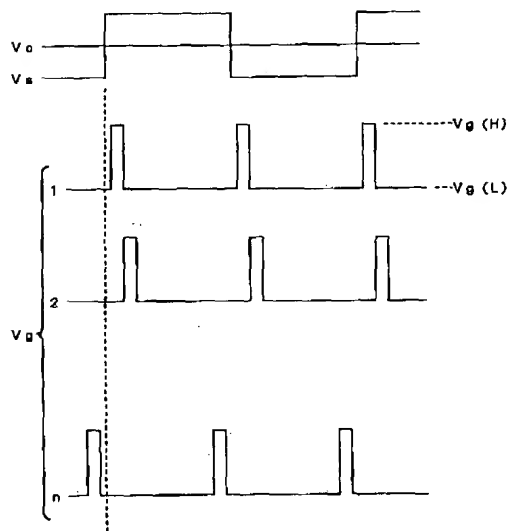
【図3】



【図4】



【図5】



【図6】

